

⑬ 日本国特許庁(JP)

⑭ 特許出願公開

⑫ 公開特許公報(A)

昭64-81330

⑮ Int. Cl.<sup>4</sup>

識別記号

庁内整理番号

⑯ 公開 昭和64年(1989)3月27日

H 01 L 21/60

R-6918-5F

審査請求 未請求 発明の数 1 (全8頁)

⑰ 発明の名称 フィルムキャリアー半導体装置

⑱ 特 願 昭62-240014

⑲ 出 願 昭62(1987)9月24日

⑳ 発 明 者 竹 川 光 一 東京都港区芝5丁目33番1号 日本電気株式会社内

㉑ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

㉒ 代 理 人 弁理士 内 原 晋

明 細 書

1. 発明の名称

フィルムキャリアー半導体装置

2. 特許請求の範囲

(1) 格子状に配列された多数の電極端子上にそれぞれ導体突起部のパンプが設けられた半導体チップと、

この半導体チップを載置する絶縁テープからなり、このテープの両側に配列された搬送および位置決め用孔と、前記半導体チップの各パンプが2列ごとに露出するよう設けられた複数のデバイス用スリットとを有し、前記絶縁テープ上に設けられた多数の外部接続用端子から前記デバイス用スリット内の前記各パンプに対応して延長された多数のリードとを設けたフィルムキャリアーテープとを備え、

このフィルムキャリアーテープの各リードと前記半導体チップの各パンプとが接続されているこ

とを特徴とするフィルムキャリアー半導体装置。

(2) フィルムキャリアーテープの外部接続用端子が各デバイス用スリットの両側に設けられたものである特許請求の範囲第1項記載のフィルムキャリアー半導体装置。

(3) フィルムキャリアーテープが、デバイス用スリットの周囲に四隅で支持部を残して設けられ各半導体チップを分離する外部リード用スリットを有するものである特許請求の範囲第1項記載のフィルムキャリアー半導体装置。

(4) フィルムキャリアーテープ上に設けられたリードが、パンプ上からデバイス用スリットに一端を突出させた内部リードと、この内部リードから外部リード用スリットの外側まで延長された外部リードと、この外部リードの先端に設けられた外部接続用端子のパッド部とを有するものである特許請求の範囲第3項記載の<sup>フィルム</sup>フィルムキャリアー半導体装置。

(5) 少なくとも半導体チップの表面が樹脂封止されたものである特許請求の範囲第1項、第2項、第

## 特開昭64-81330(2)

3項あるいは第4項記載のフィルムキャリアー半導体装置。

## 3. 発明の詳細な説明

## 〔産業上の利用分野〕

本発明はフィルムキャリアー半導体装置に関し、特に超多数リードを有するフィルムキャリアー半導体装置に関する。

## 〔従来の技術〕

従来のフィルムキャリアー方式による半導体装置の製造方法は、第7図(a)に示す如く、搬送及び位置決め用のスプロケットホール1と、半導体チップ2'が入る開孔部であるデバイスホール3を有するポリイミド等の絶縁フィルム上に銅等の金属箔を接合し、金属箔をエッチング等により所望の形状のリード4'と電気選別のためのパッド5と

(以下空白)

る。

## 〔発明が解決しようとする問題点〕

上述した従来のフィルムキャリアー半導体装置は、最近の半導体チップの能力増加に伴う電極端子数の増加や処理スピードの高速化により種々の問題が生じている。

即ち、半導体チップの電極端子は通常半導体チップ周縁に沿って一列に配列されるが、電極端子数が約300以上の多数になると、電極端子を配列することで半導体チップのサイズが決定されることが多く、電極端子数の増加に伴って半導体チップのサイズも増大することになる。半導体チップサイズの増大は、一般に歩留や情報処理スピードの低下または実装密度の増加等の問題を引き起こす。電極端子の配列ピッチを小さくすればこのような問題は解決するが、フィルムキャリアーテープの製造上の問題、インナーリードボンディングの精度上の問題等の幾つかの問題があり、配列ピッチの縮小化にも限度がある。また、半導体チップまたは半導体チップを搭載した電子装置の

を形成したフィルムキャリアーテープ6と、あらかじめ電極端子上に金属突起物であるパンプ7'を設けた半導体チップ2'とを準備し、次にフィルムキャリアーテープのリード4と半導体チップのパンプ7とを熱圧着法、または共晶法等によりインナーリードボンディングし、フィルムキャリアーテープ6の状態で電気選別用パッド5上に接触子を接触させて電気選別やバイアス試験を実施し、次にリード4を所望の長さに切断する。ついで、例えば第7図(b)に示すようにプリント基板8'上に接着剤9により半導体チップ2'を固着後、リード4をプリント基板上のボンディングパッド10にアウトーリードボンディングを行なうことにより完成させている。

このようなフィルムキャリアー方式による半導体装置の製造方法は、ボンディングがリードの数と無関係に一度で可能であるためスピードが速いこと、フィルムキャリアーテープを使用するためボンディング等の組立と電気選別作業の自動化がはかれ、量産性が優れている等の利点を有してい

処理スピードの高速化については、半導体チップの電極とプリント基板のボンディングパッドとを結んでいるリードの抵抗による遅延時間が問題となる場合があり、特にリードが多数化するに従いリードの配列ピッチが縮小化されることによりリード幅が縮小化され、リード抵抗が増加する結果となる。

これらの半導体チップサイズの増大とリード抵抗の増加は、特に多数の半導体チップを搭載し、また高速情報処理が要求されるコンピュータ等の情報処理装置に対しては致命的な欠陥となる場合がある。

このような問題に対して第8図(a)、第8図(b)に示すように半導体チップ2'表面に格子状に電極端子を形成し、その電極端子上にパンプ7'を設けておき、プリント基板上に形成したボンディングパッド10にパンプ7'を直接ボンディングするフリップチップ方式が採用されている。このフリップチップ方式の場合、電極端子が半導体チップ周縁に限らず半導体チップ表面全体に配置可能で

## 特開昭64-81330(3)

あり多数リード化に対応でき、また半導体チップの電極端子とプリント基板のボンディングパッドとが直接ボンディングされているため、リード抵抗分が無く処理スピードの高速化に対応できる上、実装密度の向上もはかれるという利点がある。

しかし一般に半導体チップがシリコンからなりプリント基板がセラミックまたは絶縁樹脂からなっており、シリコンと基板材料との熱膨張係数が異なるため、半導体チップ動作時に発熱する熱による熱膨張差がボンディング部に少なからず影響を与え、ボンディング部にクラックやハガレが生じるといった問題があった。特に、高速動作する半導体チップは発熱量が大きく、また半導体チップはパンプ7のみで接続しているため半導体チップの熱放散性も悪いという欠点もあり、フリップチップ方式で多数電極端子の半導体装置については多くの問題がある。

本発明の目的は、これらの問題点を解決し、電極端子の格子状配列に対応可能であると共に、リードを介してボンディングを行なうので、ボンデ

ィング部への熱衝撃を緩和できるようにしたフィルムキャリアー半導体装置を提供することにある。

## 〔問題点を解決するための手段〕

本発明のフィルムキャリアー半導体装置は、格子状に配列された多数の電極端子上にそれぞれ半導体突起部のパンプが設けられた半導体チップと；この半導体チップを載置する絶縁テープからなり、このテープの両側に配列された搬送および位置決め用孔と、前記半導体チップの各パンプが露出するように設けられた複数のデバイス用スリットとを有し、前記各半導体チップを分離するようにこれら半導体チップとに設けられたテープ用スリットとを有し、前記デバイス用スリットの両側で前記絶縁テープ上に設けられた多数の外部接続用端子から前記デバイス用スリット内の前記各パンプに対応して延長された多数のリードとを設けたフィルムキャリアーテープと；このフィルムキャリアーテープの各リードと前記半導体チップの各パンプとが接続されていることを特徴とする。

## 〔実施例〕

次に、本発明について図面を参照して説明する。  
第1図<sup>(a)</sup>は本発明の一実施例の平面図、第1図<sup>(b)</sup>は第1図<sup>(a)</sup>のA-A'断面図である。本実施例は、半導体チップ2のパンプ7が格子状に配列されている。また、フィルムキャリアーテープ6は、搬送及び位置決め用の孔であるスプロケットホール1と、半導体チップ2のパンプが露出するように少なくとも2つ以上でスリット状に設けられたデバイス用スリット11と、デバイス用スリットに一方端を突出させ他方端に外部接続用端子12を設けたリード4と、このリード4と外部接続用端子12とを囲み支持部13を残してリード用スリット14とが設けられている。フィルムキャリアーテープ6のリード4は、半導体チップ2のパンプ7と接続されている。

このフィルムキャリアー半導体装置の製造方法を説明する。

図に示すように、搬送及び位置決め用の孔であるスプロケットホール1と半導体チップの電極であるパンプ7が露出するように少なくとも2つ以

上でスリット状に設けられたデバイス用スリット11及び支持部13を残してリード用スリット14を有する絶縁フィルム上に銅等の金属箔を接合し、金属箔をエッチング等により所望の形状のリード4と外部接続用端子12を形成し無電解メッキ法により銅等のメッキを行なったフィルムキャリアーテープ6と、あらかじめ格子状に電極端子上に金属突起物であるパンプ7を設けた半導体チップ2とを準備し、フィルムキャリアーテープのリード4と半導体チップのパンプ7とをインナーリードボンディングする。

ここでフィルムキャリアーテープのリード4はデバイス用ホール11内に一方端を突出させており、デバイス用ホール11の数を増加させることにより半導体チップの電極の格子状配列数を増加させることができる。また、インナーリードボンディングにおいては、圧着治具をデバイス用ホールに対応させて圧着部を凸部に形成しておけば、従来と同様の方法で実施することができる。さらに、外部導出用端子12は後工程のフューリー

## 特開昭 64-81330(4)

ドボンディングが容易なように半田等により突起状に形成しておくことも可能である。

次に、フィルムキャリアテープの支持部 13 を切断し、インナーリードボンディングが完了した半導体チップ 2 をフィルムキャリアテープから分離する。

次に、第 2 図に示すように半導体チップの表面を下にするフェイスダウンにて、あらかじめボンディングパッド 10 や、所望の配線を設けたプリント基板 8 のボンディングパッド 10 に、フィルムキャリアテープの外部接続用端子 12 とをブターリードボンディングして完成する。このとき、従来の圧着治具によるボンディングを実施することは不可能であるため、外部接続用端子 12 上に設けられた突起状の半田を溶融することによってボンディング可能である。

なお、本実施例においては、突起状の半田をフィルムキャリアテープの外部接続用端子 12 上に設けたが、プリント基板のボンディングパッド上に設けても、また両方に設けても良い。突起高

様に実施でき、メッキ厚としては 0.1 ~ 0.3  $\mu\text{m}$  以上あれば可能である。

第 3 図は本発明の第 2 の実施例の縦断面図である。第 1 の実施例の場合と同様に、半導体チップ 2 にパンプ 7 が格子状に配列され、また半導体チップのパンプが露出するように少なくとも 2 つ以上でスリット状に設けられたデバイス用スリット 11 と、デバイス用スリットに一方端を突出させ他方端に外部接続用端子 12 を設けたリード 4 と、このリード 4 と外部接続用端子 12 とを囲みテープ用スリット 14 が設けられている。フィルムキャリアテープのリード 4 は半導体チップのパンプ 7 と接続されている。さらに少なくとも半導体チップ表面を被覆するように樹脂 15 が封止されている。

以上に示したフィルムキャリア半導体装置の製造方法を次に説明する。第 1 の実施例と同様に、第 1 図(a),(b)に示すように、搬送及び位置決め用の孔であるサブマウントホール 1 と半導体チップの電極であるパンプが露出するように、少なく

さとしては 10 ~ 50  $\mu\text{m}$  程度が適当である。

また、テープ用スリット 14 は、インナーリードボンディング後のテープ切断を容易にするために設けたものであるためスリット幅としては 0.5 ~ 1 mm 程度で良く、またリード 4 と外部接続用端子 12 とを囲むようにフィルムキャリアを切断すれば、テープ用スリット 14 と支持部 13 は不要である。

さらに、フィルムキャリアテープの材料としては、一般に使用されている 127  $\mu\text{m}$  厚のポリイミドフィルムに 35  $\mu\text{m}$  厚の銅箔を接着し、リードを形成したものでも良いが、熱膨張等による寸法変化により、外部接続端子とプリント基板のボンディングパッドとの接続部への影響を避けるため、75 ~ 100  $\mu\text{m}$  厚のポリイミドフィルムで、かつ熱膨張係数は  $1.5 \times 10^{-5} \text{ cm/cm/}^\circ\text{C}$  程度以下のものが適当である。

さらに、リードメッキとしては、無電解メッキ法が容易な銅が適切であり、メッキ厚は 0.3 ~ 1  $\mu\text{m}$  程度で可能である。無電解の金メッキでも同

とも 2 つ以上でスリット状に設けられたデバイス用スリット 11 及び支持部 13 を残して、テープ用スリット 14 を有する絶縁フィルム上に銅等の金属箔を接着し、金属箔をエッチング等により所望の形状のリードと外部接続用端子 12 を形成し、無電解メッキ法により銅等のメッキを行なったフィルムキャリアテープ 6 と、あらかじめ格子状に電極端子上に金属突起物であるパンプ 7 を設けた半導体チップ 2 とを準備し、フィルムキャリアテープのリード 4 と半導体チップのパンプ 7 とをインナーリードボンディングする。

ついで、第 3 図に示すように、少なくとも半導体チップ表面を被覆するように樹脂 15 を封止する。樹脂はエポキシ樹脂またはシリコン樹脂等の液状のものを使用し、かつデバイス用スリット 14 から滴下すれば容易に半導体チップ表面を被覆封止することができる。

次に、第 1 の実施例と同様にフィルムキャリアテープの支持部 13 を切断し、半導体チップ 2 をフィルムキャリアテープから分離し、第 3 図

## 特開昭64-81330(5)

に示すように、フェイスダウンにてプリント基板8のボンディングパッド10にフィルムキャリアテープの外部接続用端子12とをアウトーリードボンディングして完成する。

ここで第2の実施例においては、半導体チップ2の表面が樹脂封止されているため、耐湿性等の信頼性の向上が図られる他、機械的強度も増加するため、プリント基板にフェイスダウンでアウトーリードボンディングを行なう際、半導体チップ表面から荷重をかけた場合においても半導体チップ表面に位置する外部接続用端子を設けたフィルムが変形することなくボンディング可能であり、高信頼性のボンディングが得られるという利点を有する。樹脂厚としては10～20μm程度で十分であるが、機械的強度を十分にするため、半導体チップと半導体チップ上に位置するフィルムとの間に樹脂が埋まり、かつテープキャリアフィルム上の外部接続用端子の高さを超えない範囲が良く、50～120μm程度が適当である。

## 二、発明の効果等

法または電解メッキ法により金・銅等のメッキを厚さ0.5～5μm程度行ないフィルムキャリアテープ6が完成する。なお、電解メッキ法でメッキを行なう場合は、電気選別用パッド23からメッキ用引出し配線を設けることにより実施可能である。

次に、このフィルムキャリアテープ6の内部リード4と、半導体チップ2の電極端子11にあらかじめ格子状に設けた金属突起物のパンプ7とをボンディングし、電気選別用パッド23に接点子を接触させて電気選別やバイアス試験を実施してフィルムキャリア半導体装置が完成する。

ここでフィルムキャリアテープの内部リード21はデバイス用スリット11に一方端を突出させてあり、このデバイス用スリット11の数を増加させることにより半導体チップの電極の格子状配列数を増加させることができる。

本実施例の実装方法は、第4図の支持部13を切断するとともに、外部リード22を外部リード用スリット14の外側縁近傍で切断及び成形を行

第4図(a)、(b)は本発明の第3の実施例の平面図およびそのA-A'断面図である。本実施例は、第1の実施例に対し、リードの構成を異らせたものであり、リード20が、デバイス用スリット11に一方端を突出させた内部リード21を設け、他方に外部リード用スリット14を越えてこの内部リード21から延長された外部リード22と端部に外部接続端子の電気選別用パッド23とを設けたものになっている。

本実施例は、第4図(a)、(b)に示すようにサブプロケットホール1と、パンプ7が露出するように少なくとも2つ以上でスリット状に設けられたデバイス用スリット11と、支持部13のある外部リード用スリット14とを有するポリイミド等からなる厚さ50～125μmの絶縁フィルム上に、厚さ18～50μmの銅等の金属箔を接合し、金属箔をエッチング等により所望の形状のリード20を形成する。このリード20には、内部リード21、外部リード22及び電気選別用パッド23が設けられている。さらに、リード20に無電解メッキ

ない、第5図(a)に示すように半導体装置をフィルムキャリアテープから分離する。次に第5図(b)に示すように、半導体チップ2の表面を下にするフェイスダウンにて、あらかじめボンディングパッド10や所望の配線を設けたプリント基板8のボンディングパッドにフィルムキャリア半導体装置の外部リード12を外部リードボンディングして完成する。

なお、本実施例においては、フェイスダウンでプリント基板に実装したが、外部リード22の長さを十分にとって、所望の形状に成形することによりフェイスアップでの実装も可能である。

第6図(a)は本発明の第4の実施例の縦断面図である。本実施例は、第3実施例の場合と同様の構造であるが、フィルムキャリアテープ6の内部リード21が第3の実施例とは逆にフィルムキャリアテープのリード20の面を下にしたフェイスダウンで半導体チップ2のパンプ7と接続され、さらに第2の実施例と同様に少なくとも半導体チップ2の表面を被覆するように樹脂15により封

## 特開昭64-81330(6)

止されている。

本実施例の製造方法は、第3の実施例と同様に、フィルムキャリアテープ6と、格子状に電極端子上にパンプ7を設けた半導体チップ2とを準備し、第6図(a)に示すようにフィルムキャリアテープのリード20の面を下にしたフェイスダウンで、内部リード21と半導体チップ2のパンプ7とを内部リードボンディングする。次に、第2の実施例と同様に、少なくとも半導体チップ2の表面を被覆するように樹脂15を封止する。ここで電気選別用パッド23の上に接触子を接触させて電気選別やバイアス試験を実施してフィルムキャリア半導体装置が完成する。

また、実装方法は、第3の実施例と同様に、支持部13を切断するとともに、外部リード22を外部リード用スリットの外側縁近傍で切断及び成形を行ない、フィルムキャリアテープ6から半導体装置を分離後、第6図(b)に示すように、半導体チップ2の表面を下にするフェイスダウンにて、あらかじめボンディングパッド10や所望の配線

を設けたプリント基板8のボンディングパッド

10にフィルムキャリア半導体装置の外部リード22を外部リードボンディングして行う。なお、第3の実施例と同様に、フェイスアップでプリント基板に実装することも可能である。

この実施例では、フィルムキャリアテープ6のリード15とプリント基板8のボンディングパッド10や配線との間にフィルムキャリアテープが存在しているので、リード20とボンディングパッド10及び配線とのショートを完全に防止することができ、また樹脂封止により、耐湿性等の信頼性の向上が図れる他、機械的強度が増加するため、取り扱い中またはプリント基板への実装中において、リード及び半導体チップ表面に位置するフィルムテープ部分の変形等を防止することができる。なお、樹脂15の厚さとしては、10～20μm程度でもよいが、機械的強度を十分にするため、半導体チップ2とフィルムテープ6の部分の間に樹脂が埋まる範囲が良く、50～300μm程度が適当である。

## 〔発明の効果〕

以上説明したように本発明は、多数電極化に適する格子状配列した電極端子を有する半導体チップを採用することにより、従来のフィルムキャリア半導体装置で生じていた電極端子数配列上の制限を緩和し、多数電極化を可能にし、かつ従来の電極端子を格子状配列した半導体チップをフェイスダウンで直接プリント基板にボンディングするフリップチップ方式で生じていた半導体チップとプリント基板との熱膨張差によるボンディング部へのクラックやハガレが生じるという問題点に対しても、リードを介することにより大幅に緩和されるという効果を有し、さらにプリント基板との接続は半導体チップ上の電極端子近傍で行ない、リードの長さを最小限におさえることにより、リードの電気抵抗を最小限にすることが可能となり、高速情報処理に対しても適するという利点を有する。

なお、半導体チップとプリント基板との間のリード抵抗については、フリップチップ方式と比べ

るとリードが長くなるため不利であるが、従来のフィルムキャリア半導体装置の如く、半導体チップ内で配線して、半導体チップ縁に電極端子を設ける場合と比較して、本発明は、フィルムキャリアテープのリードにより配線することになるので、リード抵抗が従来のフィルムキャリア半導体装置より大幅に低減され、高速処理化が可能となる。

## 4. 図面の簡単な説明

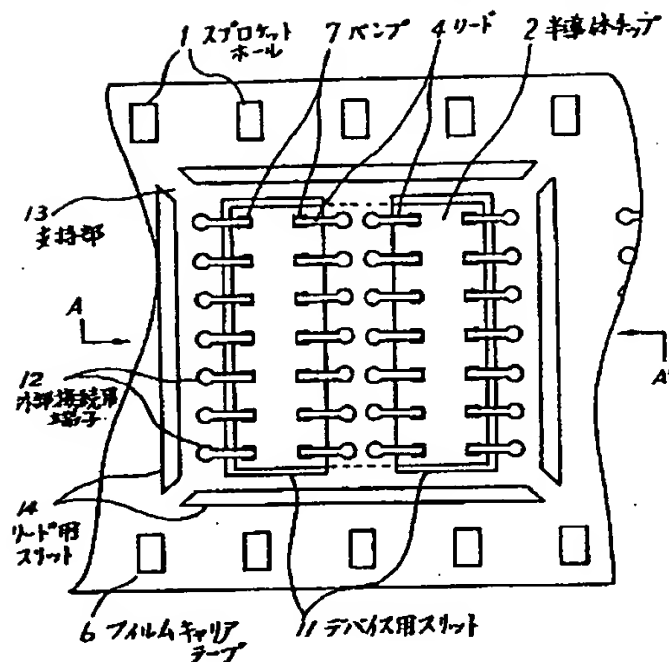
第1図(a)、(b)は本発明によるフィルムキャリア半導体装置の一実施例の平面図およびそのA-A'線断面図、第2図は本実施例のフィルムキャリア半導体装置を実装した例を示す縦断面図、第3図は本発明の第2の実施例の縦断面図、第4図(a)、(b)は本発明の第3の実施例の平面図およびそのA-A'線断面図、第5図(a)、(b)は第3の実施例の実装途中および実装時の断面図、第6図(a)、(b)は本発明の第4の実施例およびその実装時の断面図、第7図(a)、(b)は従来のフィルムキャリア

特開昭64-81330 (7)

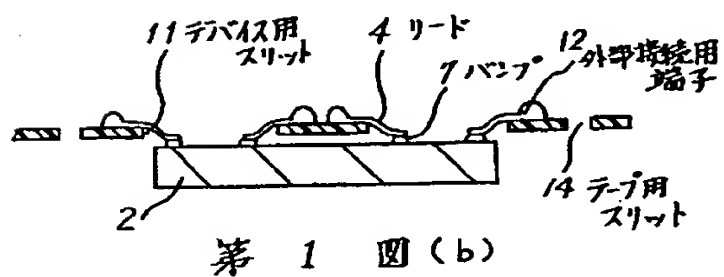
半導体装置の一例の平面図およびその実装時の縦断面図、第8図(a)、(b)は一般のフリップチップ半導体装置の平面図およびその実装時の縦断面図である。

1……スプロケットホール、2、2'……半導体チップ、3……デバイスボール、4、4'、20……リード、5、23……通別用パッド、6……フィルムキャリアテープ、7、7'……バンパ、8、8'……プリント基板、9……接着剤、10……ボンディングパッド、11……デバイス用スリット、12……外部接続用端子、13……支持部、14……テープ用スリット、15……樹脂、21……内部リード、22……外部リード。

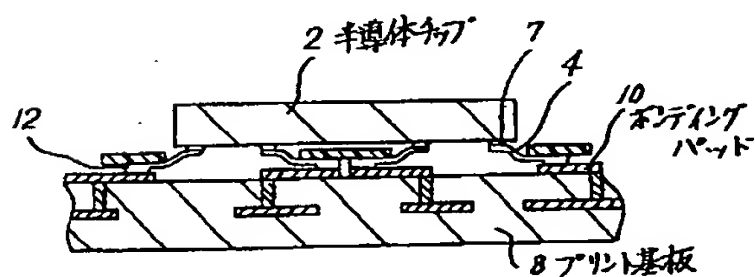
代理人 井堀士 内 原 哲



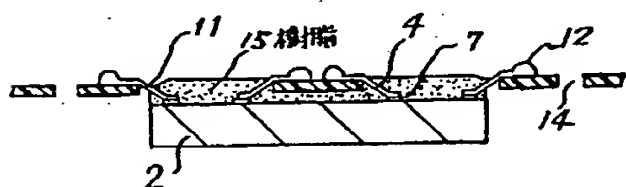
第 1 図 (a)



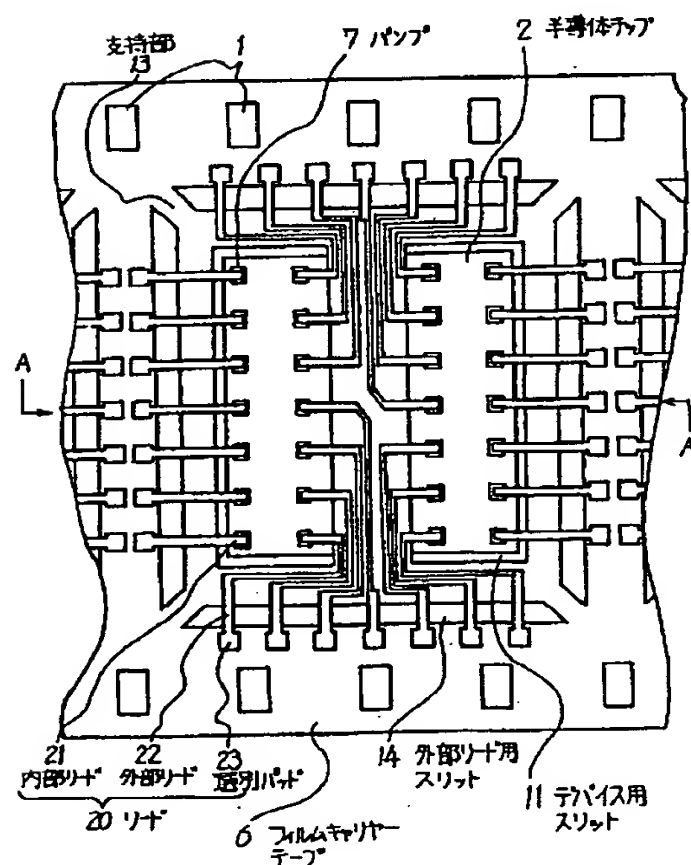
第 1 図 (b)



第 2 図

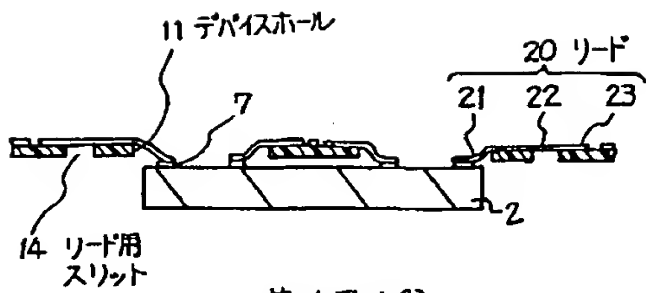


第 3 図

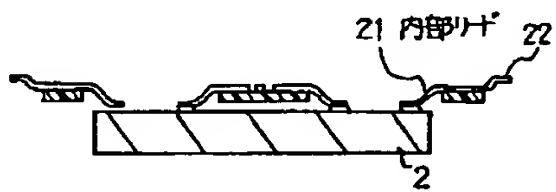


第 4 図 (a)

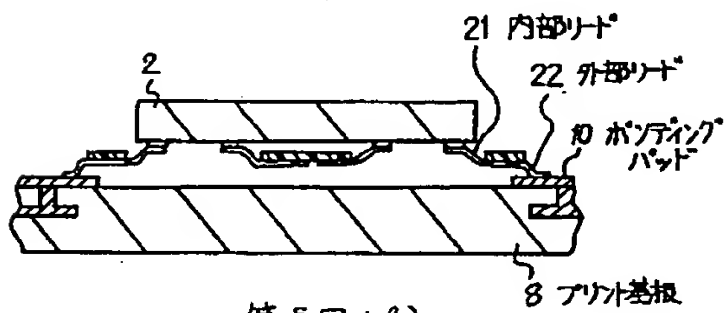
特開昭64-81330 (8)



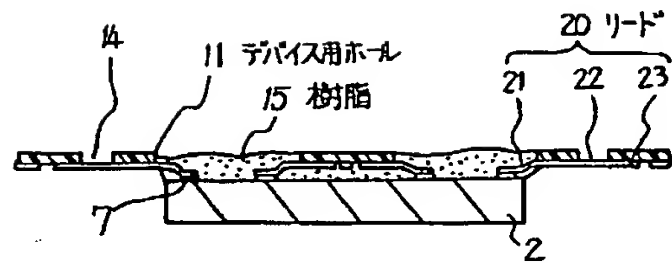
第4図(b)



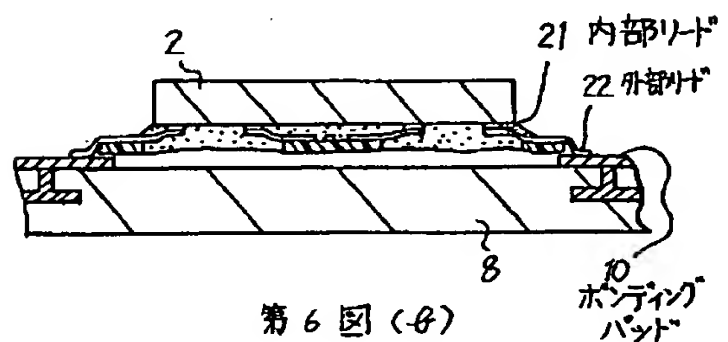
第5図(a)



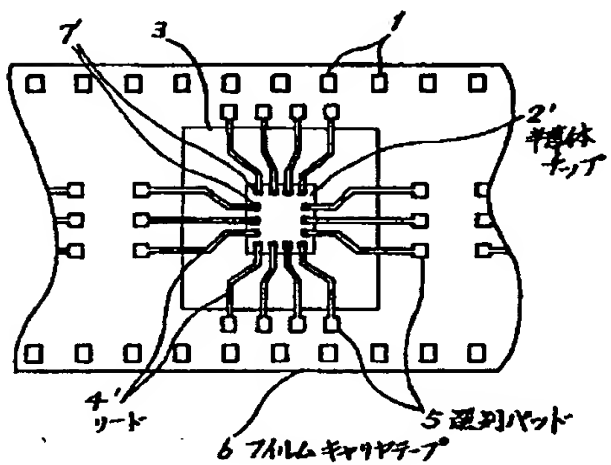
第5図(b)



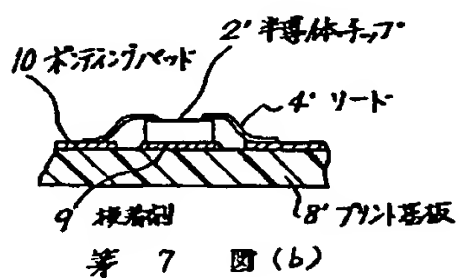
第6図(a)



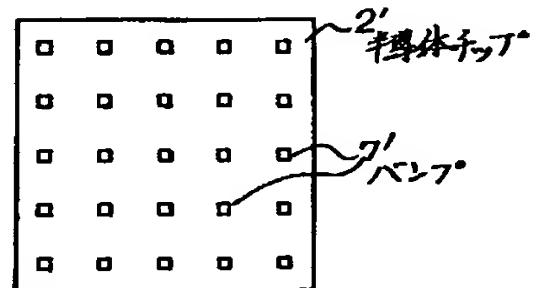
第6図(b)



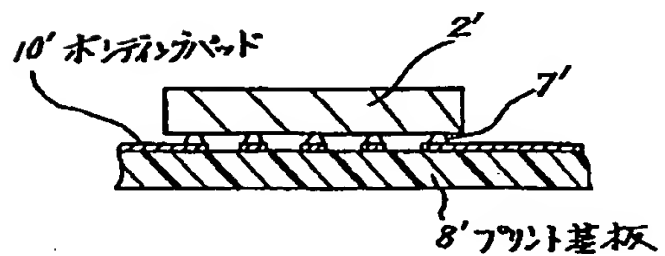
第7図(a)



第7図(b)



第8図(a)



第8図(b)